

Sessione 3 – Laurea magistrale LM-29: organizzazione e valenza formativa - il caso UNIVAQ

Giuseppe Ferri - Università dell'Aquila

Prova finale secondo il **CUN**: “Guida alla scrittura degli ordinamenti didattici (A.A. 18/19)”:

La norma riconosce alla prova finale della laurea magistrale il ruolo di importante occasione formativa individuale a completamento del percorso, da elaborare in modo originale dallo studente sotto la guida di un relatore.

In caso parte del lavoro di preparazione della prova finale avvenga all'interno di un'attività di stage o tirocinio, è possibile attribuire a quest'ultima attività parte dei crediti che sarebbero stati altrimenti attribuiti alla prova finale.

UniAQ	Elettronica	9
UniRoma3	Elettronica per Industria	9
UniBA	Elettronica	12
UniFE	Elettronica	12
UniNA	Elettronica	12
UniTorVerga	Meccatronica	12
UniSannio	Elettronica per Automaz	12
UniCusano	Elettronica	12
UniGE	Elettronica	13
UniPG	Elettronica per l'IoT	14
UniBO	Advanced Automotive E	15
UniBO	Elettronica	15
UniCA	Elettronica	15
UniMORE	Elettronica	15
UniCampani	Elettronica	15
UniMarche	Elettronica	15
UniTorVerga	Elettronica	15
UniSA	Elettronica	15
UniUD	Elettronica	15
UniRoma	Elettronica	17

Media = 17 circa



UniBS	Elettronica	18
UniCT	Elettronica	18
UniFI	Elettronica	18
UniPD	Elettronica	18
UniPI	Elettronica	18
PoliMI	Elettronica	19
UniRC	Elettronica	21
UniBO	Ingegneria Elettronica	24
UniCAL	Elettronica	24
UniPA	Elettronica	24
UniPR	Elettronica	24
UniPV	Electronic Engineeri	24
PoliTO	Elettronica	30
PoliTO	Nanotecnologie	30

Il **RAD** di **UNIVAQ** della LM-29 prevede per questa laurea:

- per la prova finale: da 6 a 12 CFU
- per i tirocini formativi e di orientamento: da 3 a 25 CFU

La LM-29 ad **UNIVAQ** ha scelto:

- *per la prova finale: 9 CFU = 225 ore*
- *per i tirocini formativi e di orientamento: 3 CFU = 75 ore*

Per la prova finale il Consiglio di area didattica ha scelto il valore intermedio del range. Per i tirocini formativi il valore minimo.

Motivazioni:

- La prova finale può prevedere un'importante attività da svolgersi
- presso un'**azienda** o ente italiano, o anche estero (di norma europeo)
 - presso uno dei **laboratori** dipartimentali.

Il lavoro stesso poi ha carattere fortemente progettuale e a volte di ricerca.

A monte, il percorso formativo in Ingegneria elettronica prevede ampio spazio per le attività di **laboratorio**, con un peso che varia *dal 30% al 60%* della didattica frontale. In molti corsi lo studente deve sviluppare una **tesina** sperimentale che spesso ha una complessità vicina a quella della prova finale. Altri corsi di laurea magistrale del nostro ateneo prevedono un numero di CFU maggiori, dovendo compensare la parte applicativa – sperimentale.

In alcuni casi lo studente utilizza i **3 o 6 CFU di tipologia F** per particolari attività propedeutiche alla prova finale, portando quindi i **CFU complessivi da 9 a 12 o a 15.**

In qualche caso l'allievo utilizza i CFU della tesi ed i CFU di tip. F per sviluppare un'attività che va ad integrarsi a quella prevista per la tesina finale di uno specifico corso.

—	<i>L'Aquila</i>	<i>Salerno</i>	<i>Brescia</i>	<i>La Sapienza</i>	<i>Catania</i>
<i>Numero CFU</i>	9	15	18	17	18
<i>% tesi sperimentali</i>	90%	100%	100%	10-20%	100%
<i>% tesi in azienda</i>	60%	70%	70%	-----	80%
<i>Tempo medio</i>	Teor 225h (2-3 mesi)	3-4 int, 4-6 m az.	4 m int, 6 az	4-5 mesi	450 h(4-6 mesi)
<i>Obbligo frequenza</i>	SI azienda	NO	SI in azienda	SI in azienda	SI azienda
<i>Dimensione</i>	100 pagine	120 pagine	130 pagine	75-100 pagine	100 pagine
<i>% contributo orig.</i>	60%	50%-60%	50%	50-60%	50%-60%
<i>Controrelazione</i>	NO	NO	su richiesta	da 6/10 a 8/10	NO
<i>Pubbli post lauream</i>	50%(primo autore)	Spesso (congresso) coautore, a volte brevetto	SI, tesista autore	5-10% dei casi	Raramente
<i>Punti assegnati</i>	tra 7 e 10	0-8% media pond.	0-7 (0-10 disc)	fino a 8 + 2 cura	tra 7 e 8

An analog bootstrapped biosignal read-out circuit with common-mode impedance two-electrode compensation

F. R. Parncic*, *Student Member, IEEE*, S. Di Giovanni, G. Ferri, *Senior Member, IEEE*, V. Stornelli, *Member IEEE*, G. Pennazza and M. Santonico

Abstract—In this work, a two-electrode system performing biomedical signal recordings is presented. Thanks to a continuous balancing of the impedance bridge included in the front-end, the proposed system does not suffer the impedance mismatch of a two-electrode front-end that may affect the biopotential measurement. The rejection of the common mode interference has been improved by including a bootstrapped instrumentation amplifier (showing 153 dB Common-Mode Rejection Ratio (CMRR)). The front-end differential input impedance is very high, being in the worst case 500 M Ω , whereas its common mode input impedance is 115 k Ω . The proposed architecture also works for an unfavorable input signal-to-noise ratio (SNR) as low as -14 dB. As an example, the electronic interface has been designed and tested for an ECG like signal. Preliminary tests on a discrete element electronic prototype have shown the overall system capability of easily recording the heart signal, having evaluated an experimental output SNR of about 32 dB. In addition, the effectiveness of the feedback implementation in restoring the impedance balance has been demonstrated in practice.

Index Terms—Bioimpedance, Biomedical electronics, Biosignal recordings, Biopotential sensors, Common-mode interference.

the right leg electrode in order to provide a low-impedance track for the return of the AC-common mode interference current from the body [5]. A two-electrode system design could be a valuable tool for many applications, such as portable monitors and biotelemetry [7-15]. Macroscopically, the body-amplifier interface in such a system can be treated as the equivalent circuit model depicted in Fig. 1, where also the input impedances have been considered (in particular, the two common-mode input impedances Z_{cm1} and Z_{cm2} and the input differential one Z_d).

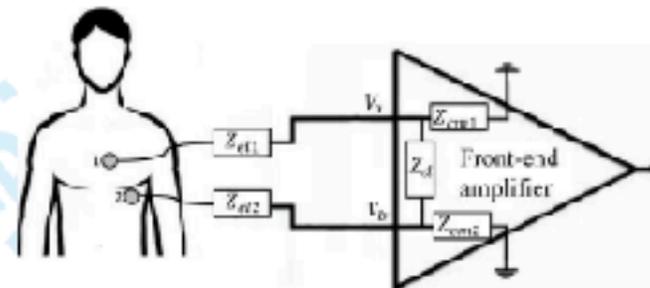
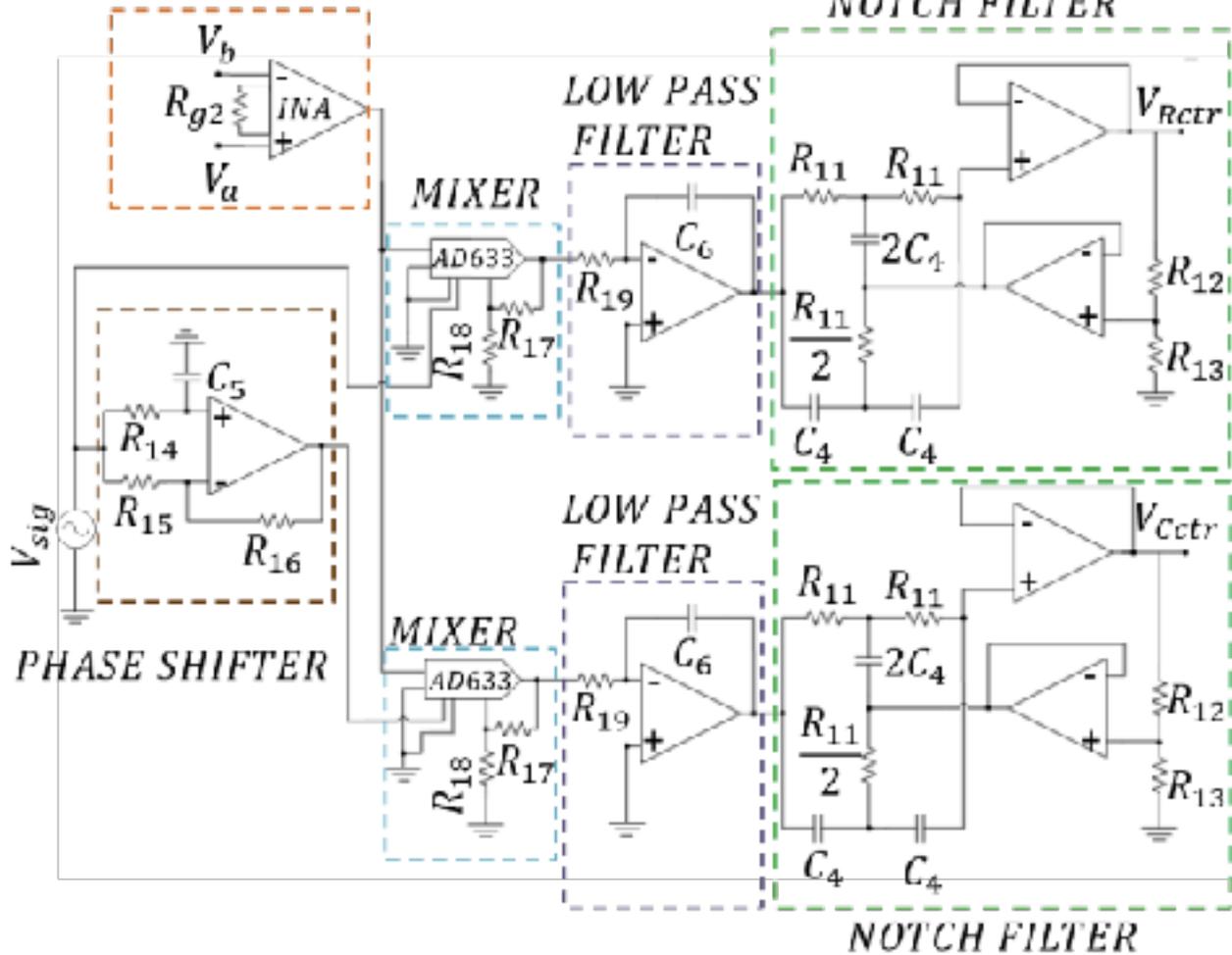


Fig. 1. A simplified circuit model of a two-electrode system input front-end [15].

INSTRUMENTATION AMPLIFIER



Ultima considerazione:

I CFU di tipologia F sono al minimo, ma la nostra LM ha da sempre previsto per questa laurea uno o più insegnamenti svolti da “docenza laica” proveniente dal **mondo delle aziende elettroniche** (es.: Progettazione di sistemi elettronici integrati - **Micron**).

Altra attività importante è quella svolta in collaborazione con la società National Instruments, che ha portato all’istituzione di una **LabVIEW Academy** presso il Dipartimento, che consente agli studenti di seguire (gratuitamente) corsi professionalizzanti incentrati su LabVIEW Core I & II ed il conseguimento della relativa certificazione CLAD.

Sessione 3 - Laurea magistrale LM-29: organizzazione e valenza formativa - il caso POLITO

Massimo Ruo Roch - Politecnico di Torino

L'idea....

- Prova finale come congiunzione tra attività di formazione e mondo del lavoro
- Impegno temporale significativo per:
 - Apprendere le conoscenze necessarie alla comprensione del problema
 - Esplorare lo spazio delle soluzioni
 - Sviluppare autonomia
- Un intero periodo didattico dedicato esclusivamente alla prova finale

L'attuazione

- 60 CFU/anno ==> Prova finale (in senso lato) da 30 crediti
- Modalità alternative:
 - Prova finale da 30 CFU presso DET
 - Tesi in azienda (12 CFU tirocinio + 18 prova finale)
 - Tesi in apprendistato
 - Tesi all'estero da 30 CFU:
 - Presso università attraverso accordi ERASMUS
 - Presso università/azienda su proposta studente (eventuale finanziamento/borsa da PoliTO)

Le regole

- Circa 150 tesi/anno
- Nessun obbligo di frequenza
- Utilizzo presso DET di attrezzatura dipartimentale (laboratori HW)
- Utilizzo anche da remoto di infrastruttura informatica (server, CAD, GPU, FPGA, ecc.)
- Controllo antiplagio automatizzato

L'infrastruttura



Gli obiettivi

- Modellizzazione hw/sw di dispositivi, sensori, algoritmi
- Progettazione IC, micro e nano sistemi
- Realizzazione acceleratori su FPGA
- Progettazione e realizzazione schede e dimostratori
- Sviluppo di strumenti CAD per micro e nano elettronica
- Follow-up tesi precedenti (es. ottimizzazione algoritmi, field test)
-

I risultati

- Documento di tesi di circa 100 pagine
- Originalità scientifica tra 50% ed 80%
- Nessun contro-relatore
- Presentazione (13' + 2' discussione), non correlata alla proclamazione, a commissione di “esperti” (relatori accademici ed aziendali, altri docenti)
- Eventuale pubblicazione di un articolo, con partecipazione dello studente, ed indicazione dello stesso come coautore

La valutazione

- Massimo 8 punti addizionali, da sommare alla media degli esami
- Fino a 4 punti per la qualità della tesi, come indicata dai relatori
- Fino a 2 punti per la qualità della presentazione, come indicata dalla commissione
- Fino a 2 punti sulla carriera:
 - Rispetto dei tempi
 - Lodi
 - Eventuale periodo all'estero

Q & A

???